

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-141471

(43)Date of publication of application : 13.06.1988

(51)Int.Cl.

H04N 7/13

H03K 5/00

H03M 1/08

(21)Application number : 61-287956

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
NIPPON HOSO KYOKAI <NHK>

(22)Date of filing : 03.12.1986

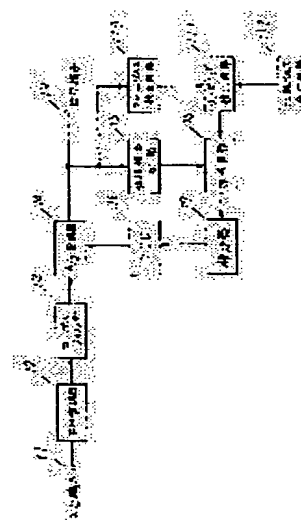
(72)Inventor : MIYOSHI TOSHIHIRO
IKUHARA HIDEYUKI
KUCHIKI TETSUO
TAIRA HIDEKAZU
NINOMIYA YUICHI
OTSUKA YOSHIMICHI
IZUMI YOSHINORI

(54) RINGING REDUCING DEVICE

(57)Abstract:

PURPOSE: To automatically decrease ringing by detecting two points of a transient part of a rectangular waveform added at a frame or a field synchronization, subtracting the result from a normal level and using the result as a phase correction data for a VCO (voltage controlled oscillator).

CONSTITUTION: A television signal being converted into a digital signal by an A/D converter 14 is outputted from an output terminal 19 and fed to a phase detection circuit 15 and a frame pulse detection circuit 110. The frame pulse detection circuit 110 detects the transient part of the rectangular wave of a frame period added to the input signal and sends the result to the ringing detection circuit 111. The ringing detection circuit 111 subtracts the output of the frame pulse detection circuit 110 from the output of a comparison signal generating circuit 112 to detect the ringing of each sampling point and outputs a data correcting it if any ringing exists. The correction data is subtracted and added from/to the output of the phase detection circuit 15 by the adder/subtractor 16 to be formed into a control signal for the VCO 18.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

BEST AVAILABLE COPY

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-141471

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)6月13日

H 04 N 7/13
H 03 K 5/00
H 03 M 1/08

Z-7060-5C
7259-5J
A-6832-5J

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 リンキング軽減装置

⑯ 特 願 昭61-287956

⑰ 出 願 昭61(1986)12月3日

⑱ 発 明 者	三 好	敏 博	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	生 原	秀 幸	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	朽 木	哲 雄	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	平	英 一	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	二 宮	佑 一	東京都世田谷区砧1丁目10番11号	日本放送協会放送技術研究所内

⑲ 出 願 人 松下電器産業株式会社

大阪府門真市大字門真1006番地

⑲ 出 願 人 日本放送協会

東京都渋谷区神南2丁目2番1号

⑳ 代 理 人 弁理士 中尾 敏男

外1名

最終頁に続く

2 ページ

明 細 書

1、発明の名称

リンキング軽減装置

2、特許請求の範囲

テレビジョン信号が入力されるアナログ—デジタル変換器と、前記入力信号に付加された水平同期信号によって前記アナログ—デジタル変換器のサンプリングクロックの位相誤差を検出する手段と、前記入力信号に付加されているフレームまたはフィールド周期の矩形波等の過渡的な部分の少なくとも2点を検出し前記パルスの正規レベルを発生する手段、及び前記検出した矩形波と前記正規レベルを比較し、位相補正データを出力する手段と、前記位相誤差と前記位相補正データとを加算しかつ積分しその値を電圧制御発振器に加えてサンプリングクロックの位相を制御する手段を備えたことを特徴とするリンキング軽減装置。

3、発明の詳細な説明

産業上の利用分野

本発明は、テレビジョン受信機においてテレビ

ジョン信号のリンキングを軽減する回路に関するものである。

従来の技術

高品位テレビジョン信号のような広帯域映像信号を伝送する場合、映像信号を帯域圧縮する方法が検討されている。その一つとして、いわゆる MUSE (Multiple Subnyquist Sampling Encoding)方式が提案されている。その内容の詳細は、例えば、二宮佑一他著、『高品位テレビの衛星1チャンネル伝送方式(MUSE)』、電子通信学会技術報告、IE84-72, 1984に示されている。

この伝送方式の概要を第4図に示す。送信側では高品位カメラ、VTRなど41で得られた映像信号をA/D変換器42でデジタル信号に変換して、サブサンプリング回路43によりサブサンプリング処理し、伝送マッチングフィルター44に渡し、D/A変換器45でアナログ信号に再変換し、FM変調器46によりFM変調して送信する。

受信側では、この信号を受信し、FM復調器47

で復調し、A/D変換器48でデジタル信号に変換し、サブサンプリング回路49でサブサンプリングする。さらに、2次元内挿回路410で内挿処理をし、D/A変換器411でアナログ信号に変換して、高品位ディスプレイ412に表示する。

ここで、受信機側と送信機側とで同期をとるため、送信機側で第6図に示すように水平同期信号61を映像信号に付加している。受信側では、A/D変換後の水平同期信号の(b点のレベル+o点のレベル)-2×a点のレベルの演算を行い、この結果が零であれば、サンプリングクロックの位相が正しく、負であれば位相が遅れており、正であれば位相が進んでいると判別して、位相を一致させるように制御する。

しかし、このようにしてサンプリングクロックの位相を合わせるようにしても、なお映像信号のサンプリング位置がずれてリングングを発生する場合がある。

その理由としては、水平同期信号にオーバーシュートやアンダーシュートが起こったり、伝送路

の歪などにより、a点が正しく検出できなかったり、伝送路の位相特性が完全に直線でないため映像信号と水平同期信号の相対位置が変化し映像信号を正しい位置でサンプリングできなかったり、という場合がある。

このように、映像信号のサンプリング位置がずれると、受信側でA/D変換した信号は、送信側のサブサンプルした信号とは異なってしまう、リングング歪を持った波形となり、画像にもリングングが生じる。

これは、送信側でD/A変換された信号を受信側でA/D変換する際に入力信号が伝送路の伝送帯域幅によって決まる周波数リングングを生じるが、第6図a, bのように、送・受信側のサンプリング位相が合っていれば、リングング波形の中心をサンプリングするためリングングに関係なく元の波形を再生することができるのに対し、前述のように受信側のサブサンプリングの位相がずれると第6図cのように、リングング歪を生じてしまうためである。

次に、従来のサンプリング・クロック位相制御回路の基本構成を第7図に示す。入力端子71に入力された信号をFM復調器72で復調し、ローパスフィルタ73で帯域制限を行ない、A/D変換器74でデジタル信号に変換する。位相検出回路75は前述の演算の結果を同期信号の位相誤差として出力し、加算器76は前期同期信号の位相誤差と加算データ710を加算し、映像信号の位相誤差を出力する。次に、これを積分器77で積分し急激な変化を吸収する。

電圧制御形発振器(VCO)78はA/D変換器74のサンプリングクロックを発生し、積分器77の出力でサンプリングクロックの位相を制御する。

78は出力端子である。なお、加算データ710はA/D変換器74のサンプリングクロックの位相を調整するためのデータで、スイッチにより可変できる。

発明が解決しようとする問題点

しかしながら、前記のような構成では、入力映

像信号が切替えられた場合や伝送路の特性が変化した場合などには、その都度リングングを最少にするように受信側のサブサンプリング位相を手動で調整しなければならなかった。

本発明は入力映像信号が切替えられたり、伝送路特性が変化したとしても、受信側のA/D変換器のサンプリングクロック位相を自動的に制御してリングングの少ない画像を得ることのできるリングング軽減回路を提供するものである。

問題点を解決するための手段

上記問題点を解決するために、本発明は、フレームまたはフィールド周期で付加された矩形波の過渡的部分の2点を検出するフレームパルス検出回路及び、そのパルスの正規レベルを発生する比較信号発生回路及びこの両信号の差分を取りVCO(サンプリングクロック)の位相を補正するデータを出力するリングング検出回路を設け、自動的にリングングを小さくするという構成を備えたものである。

作 用

本発明は前記した構成により、入力信号を変え

てリンギングの状態が変化してもフレームパルスのリンギングを検出することによりVCOの位相を補正して、リンギングの少ない画像を手動で調整することなく自動的に得ることができる。

実施例

以下、本発明の一実施例のリンギング軽減回路について図面を参照しながら説明する。

第1図は、本発明の一実施例におけるリンギング軽減回路のブロック図を示すものである。ここで、11は映像入力端子、12はFM復調器、13はローパスフィルタ、14はA/D変換器、15は位相検出回路、16は加減算器、17は積分器、18はVCO、19は2次元内挿などの信号処理回路への出力端子であり、これらは従来例の構成と同様のものである。本発明では、さらに、フレームパルス検出回路110、リンギング検出回路111、比較信号発生回路112を設けている。

以上のように構成されたリンギング軽減回路について、以下、第1図及び第2図を用いてその動作を説明する。まず第2図aはフレームパルスラインの

波形図で1フレームに1水平期間、映像信号に挿入されている。ここで21はフレームパルスで18期の4クロック幅の矩形波が100%レベルで117.6ベア繰り返している。

このフレームパルス波形は本来第3図aで各サンプリング点a, b, c……hをサンプリングするが、前述したようにリンギング歪を持ち、フレームパルスのサンプリング点は第3図cのように各サンプル点a, b, c……hをサンプリングする。このため、フレームパルス検出回路110は精度を良くするため各サンプル点を少なくとも2回検出し、各サンプル点の平均レベルを出力する。次に比較信号発生回路112は第3図aのような本来のリンギング歪のないフレームパルスの各サンプリング点a, b, c……hのレベルを出力する。

リンギング検出回路111は比較信号発生回路112の出力からフレームパルス検出回路110の出力を減算して第3図cのように各サンプリング点のリンギングを検出し、c点のリンギングが

負、c点のリンギングが正であれば、サンプリングクロックの位相が遅れているため、これを補正するデータを出力する。同様にc点のリンギングが正、g点のリンギングが負であれば、サンプリングクロックの位相が進んでいるためこれを補正するデータを出力する。また、c, f点が上記以外の組合せであれば補正データを零とする。このリンギング検出回路111より出力される補正データを位相検出回路15から出力される位相誤差データと加算し、これを従来と同様に積分し、電圧制御発振器(VCO)18つまりA/D変換器14のサンプリングクロックの位相を制御し、リンギングの少ない画像を得る。

以上のように、本実施例によれば、フレームパルス検出回路110、比較信号発生回路112、リンギング検出回路111を設けることにより、入力信号が切替えられたり伝送路特性が変化した場合でも、自動的にA/D変換器のサンプリングクロック位相を制御し、常にリンギングの少ない画像を得ることができる。

発明の効果

以上のように、本発明によれば、フレームまたはフィールド周期で付加された矩形波の少なくとも過渡的部分の2点を検出するフレーム(フィールド)パルス検出回路及び、そのパルスの正規レベルを発生する比較信号発生回路及び、リンギング検出回路を設けることにより、入力信号が切替えられたり伝送路特性が変化した場合でも、再生画面を見ながら手動で調整する必要がなく、常に自動的にA/D変換器のサンプリングクロックをリンギングの少ない点に制御することができ、再生画像のリンギングを有効に軽減させることができるものである。

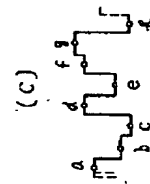
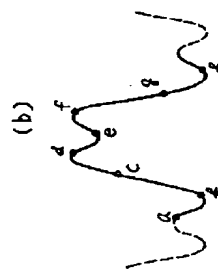
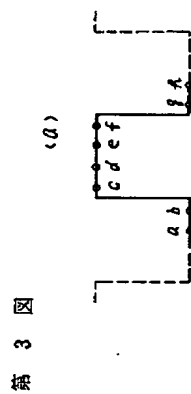
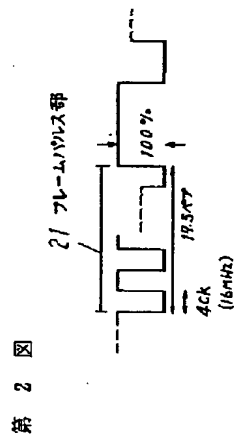
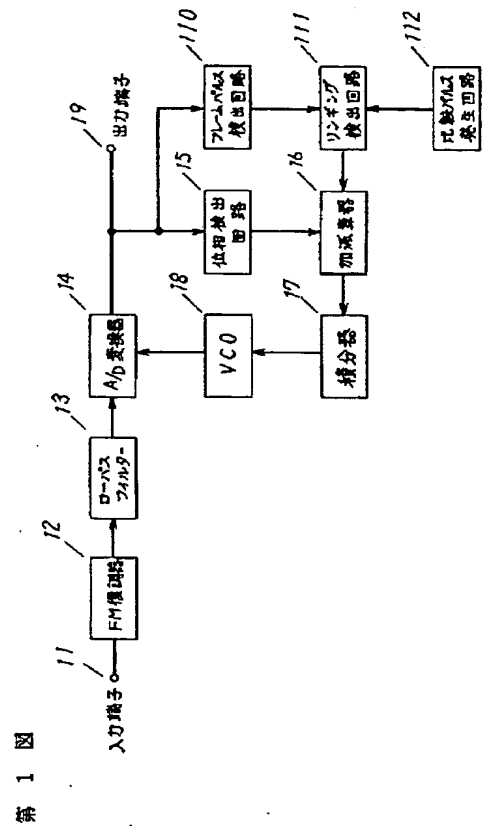
4、図面の簡単な説明

第1図は本発明の一実施例におけるリンギング軽減装置のブロック図、第2図は用いられるフレームパルスの波形図、第3図は同装置における動作説明のための波形図、第4図は高品位テレビジョンシステムの伝送構成を示すブロック図、第5図はその水平同期信号の波形図、第6図にそのリ

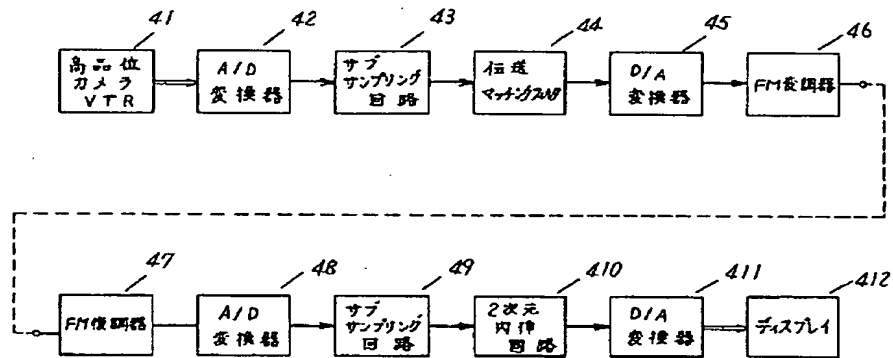
ンギングとサンプリングの関係を示す波形図、第7図は従来例の構成を示すブロック図である。

11……入力端子、12……FM復調器、13……ローパスフィルタ、14……A/D変換器、15……位相検出回路、16……加減算器、17……積分器、18……VCO(電圧制御形発振器)、19……出力端子、110……フレームパルス検出回路、111……リンギング検出回路、112……比較信号発生回路。

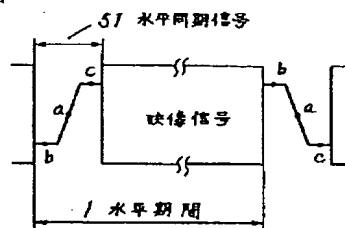
代理人の氏名 弁護士 中 尾 敏 男 ほか1名



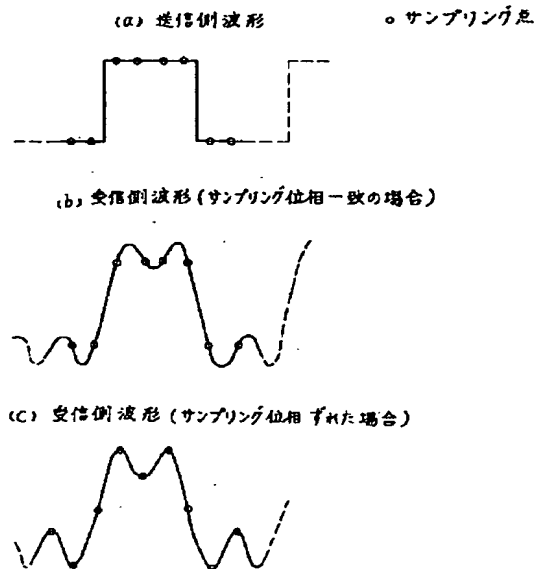
第 4 図



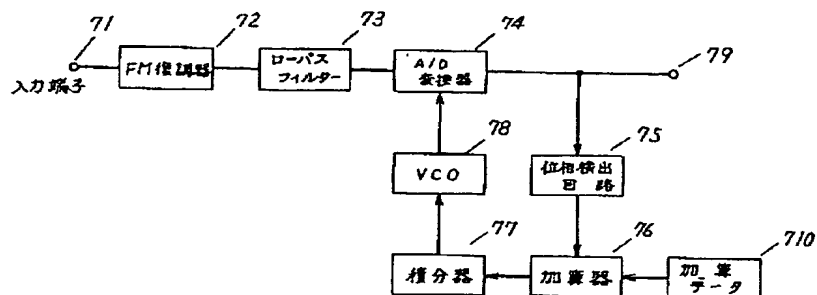
第 5 図



第 6 図



第 7 図



第1頁の続き

⑦発明者 大塚 吉道 東京都世田谷区砧1丁目10番11号 日本放送協会放送技術
研究所内

⑧発明者 和泉 吉則 東京都世田谷区砧1丁目10番11号 日本放送協会放送技術
研究所内